



UNIVERSIDAD TECNOLÓGICA NACIONAL  
FACULTAD REGIONAL VILLA MARIA

CARRERA ACADÉMICA

Plan Anual de Actividades Académicas a completar por cada Docente de la Cátedra

Debe completarse teniendo en cuenta el tipo de dedicación que tiene cada docente. Para las dedicaciones exclusivas y semi exclusivas se tendrán en cuenta las actividades vinculadas con docencia, investigación-desarrollo y extensión.

Para las dedicaciones simples las actividades vinculadas a la docencia. En todos los casos se completará la formación pedagógica y disciplinar y la Gestión Académica y de Gobierno.

Carrera	Ingeniería Electrónica		
Asignatura	Hardware para sistemas embebidos	Nivel	5
Departamento	Departamento de Ingeniería Electrónica		
Plan de Estudios	1995	Régimen de cursado	Anual
	Carga horaria semanal		3
	Carga horaria total de la asignatura		96
Área	Tecnologías Aplicadas		
Ciclo Académico	2017		
Profesor	Eduardo Romero	Profesor	Gabriela Peretti Mónica Lovay

**PLANIFICACIÓN DE LA ASIGNATURA**

La presente asignatura electiva ha sido aprobada como una materia electiva a nivel nacional por el Consejo Superior Universitario, mediante ordenanza 1557 del 15 de septiembre de 2016.

Los aspectos más importantes sobre la asignatura, tales como su fundamentación, metodología de dictado, contenidos mínimos y bibliografía se encuentran detallados en dicha Ordenanza. Por este motivo no se repiten en esta planificación sino que se adjunta copia de la Ordenanza para facilitar la evaluación de la planificación por parte del Departamento.

A pesar de lo arriba mencionado, el cambio de Reglamento de estudios que regirá a partir de 2017 obliga a operar algunos cambios en la planificación que sí han sido reportados en la presente. Asimismo, se plantea el programa detallado de la asignatura.

**FUNDAMENTACIÓN DE LA ASIGNATURA**

Ver Ordenanza adjunta.

## OBJETIVOS

Ver Ordenanza adjunta

## CONTENIDOS

### Por ejes temáticos:

#### CAPÍTULO 1

##### INTRODUCCIÓN A LOS LENGUAJES DE DESCRIPCIÓN DE HARDWARE.

Conceptos generales de los lenguajes descripción. VHDL. Elementos del lenguaje. Sentencias secuenciales y concurrentes. Conceptos generales de síntesis. Estudio de casos.

#### CAPÍTULO 2

##### PLATAFORMAS CONFIGURABLES DIGITALES

Repaso de conceptos sobre lógica configurable. La familias CYCLONE de Altera y Artix de Xilinx. Descripción y organización de los dispositivos, recursos embebidos y de implementación de lógica de propósitos generales. Interconexiones. Herramientas de diseño, simulación e implementación.

#### CAPÍTULO 2

##### TÉCNICAS DE CIRCUITOS ESPECIALES

Capacidades conmutadas. Principio de operación. Circuitos de ganancia, integradores, derivadores, filtros. Ejemplo de celda configurable de capacidades conmutadas. Concepto de configurabilidad analógica. El caso de tiempo continuo. Técnicas usuales. Técnicas de señal mixta. El caso de PSOC 1 de Cypress. Herramientas de soporte. Estudio de casos.

#### CAPÍTULO 5

##### INTRODUCCIÓN AL DISEÑO DE CIRCUITOS INTEGRADOS

Generalidades sobre la fabricación de circuitos integrados. Máscaras de fabricación. Layouts de compuertas básicas. Celda estándar. Ubicación y ruteo. Introducción a entornos de diseño de circuitos integrados. Estudio de casos.

## ESTRATEGIAS METODOLÓGICAS

Ver ordenanza adjunta

## FORMACIÓN PRÁCTICA

- **Actividades de proyecto, diseño y experimentales**

### **Ámbito de realización:**

Parte de las actividades de proyecto, diseño y simulación se harán a distancia. Se proveerán los medios adecuados para que los estudiantes puedan realizar estos trabajos de manera independiente, con el correspondiente apoyo tutorial.

Estas actividades serán completadas durante un tramo de formación presencial que se realizará de manera intensiva en la sede de la FRVM. Durante este período se hará énfasis en los aspectos más complejos y en la implementación de casos sobre placas de desarrollo.

**Actividades a desarrollar:**

- Modelado, simulación e implementación de un sistema digital a proponer a cada uno de los grupos.

**Tiempo:**

Se asignará un 30% de la carga horaria de la asignatura a estas actividades.

**Evaluación:**

Estas actividades se evalúan por medio de la exposición de los estudiantes en el momento en que realizan la corroboración experimental y también mediante los informes respectivos.

- **Resolución de problemas de ingeniería**

**Ámbito de realización:**

Se realizará durante la estancia en la FRVM y de manera independiente con apoyo tutorial después de dicha estancia.

**Actividades a desarrollar:**

Resolución de problemas vinculados a las unidades temáticas de la asignatura. Validación por simulación.

**Tiempo total de la actividad**

Se asignará un 30% de la carga horaria de la asignatura a este tipo de actividades.

**Evaluación:**

Estas actividades se evalúan por medio de la exposición de los estudiantes en el momento en que realizan la corroboración experimental y también mediante los informes respectivos.

**EVALUACIÓN**

Las pautas generales de la evaluación a realizar están establecidas en el Reglamento de Estudios (ordenanza 1549 CSU). Las particularidades susceptibles de ser establecidas por la cátedra se explicitan a continuación.

**Momentos:**

La evaluación es continua.

**Instrumentos:**

- Informes y defensas en clase de las actividades de proyecto y diseño y experimentales (seis instancias).
- Defensa de los trabajos integradores (dos instancias).
- Exámenes finales.



**Criterios de:****A) Regularidad:**

Se requiere la aprobación de todas las instancias de evaluación explicitadas en los instrumentos arriba mencionados.

**B) Promoción:**

La aprobación directa de la asignatura se dará cuando el estudiante supere todas las instancias de evaluación con una calificación superior a 6 (seis).

**Asignaturas o conocimientos con que se vincula:**

Técnicas digitales I, Electrónica Aplicada II

**Horarios de consulta:**

Los docentes de la cátedra poseen una alta dedicación en el Departamento de Especialidad, razón por la cual no se establece un horario estricto de consulta. Por el contrario, sólo se pide a los estudiantes que soliciten la consulta a los profesores con una antelación prudente. Se considera que el establecimiento de un horario estricto de consulta puede beneficiar a algunos estudiantes pero perjudicar a otros.

**Actividades de coordinación:**

Reuniones formales e informales con los demás docentes del nivel para coordinar eventuales actividades en conjunto.

**Cronograma:**

EL dictado de la materia electiva se hace en diferentes fases (Ver ordenanza)

Nº de semana	Actividades a desarrollar
1-3	Fase 1. Difusión, establecimiento de cupo, selección de candidatos. Esta fase es previa al comienzo del ciclo lectivo.
4-15	Fase 2: Dictado de contenidos por medios electrónicos. Trabajo independiente de los estudiantes.
16	Fase 3: Estancia en la FRVM
17-25	Fase 4: Trabajo final de la asignatura (con tutoría a distancia).
26-32	Fase 5: evaluación de los trabajos. Devolución y reformulación (de ser necesaria). Nueva evaluación.

**Bibliografía:**

James O. Hamblen, Tyson S. Hall, Michael D. Furman.-- Rapid prototyping of digital systems / SOPC edition. Springer-Verlag, 2008.

B. Zeidman. Designing with FPGAs & CPLDs. CMP Books, Estados Unidos, 2002.  
S. Brown, Z. Vranesic. Fundamentos de lógica digital con diseño VHDL. Segunda edición. Mc Graw Hill, México, 2005.  
M. Barrón Ruiz. Lógica Programable. Mc Graw Hill, Madrid, 1994.  
James O. Hamblen, Tyson S. Hall, Michael D. Furman.-- Rapid prototyping of digital systems / Quartus II ed. Springer-Verlag, 2006.  
Z. Navabi, Digital Design and Implementation with Field Programmable Devices. Kluwer Academic Publishers, 2005.  
Doboli, E. Currie, Introduction to Mixed-Signal, Embedded Design. Springer, Estados Unidos, 2011.  
P. Marwedel, Embedded System Design. Springer, Estados Unidos, 2011.  
J. Ganssle. The Art of Designing Embedded Systems. Second Edition, Newnes Gran Bretaña, 2008.  
J. Valvano. Introducción a los Sistemas de Microcomputadores Empotrados. Cengage Learning Editores, 2004.  
I. Sommerville. Ingeniería del software. Pearson Educación, 2005.  
A. Sola y otros autores, Diseño de circuitos y sistemas integrados. Edicions UPC, España, 2003.  
James O. Hamblen, Tyson S. Hall, Michael D. Furman.-- Rapid prototyping of digital systems / SOPC edition. Springer-Verlag, 2008.  
Hojas de datos de fabricantes: Altera, Cypress.

